



| | |
|--------------------|--------------------|
| نام و نام خانوادگی | مجید مقدم |
| تلفن | ۰۹۸-۳۶۳-۹۱۴ (+۹۸) |
| آدرس ایمیل | Moghaddam@irost.ir |
| تاریخ تولد | ۱۳۶۸/۰۵/۱۰ |
| نظام وظیفه | معافیت ایثارگری |
| ساکن | تهران |

دکتری تخصصی: دانشگاه شهید بهشتی تهران، دانشکده مهندسی برق و کامپیوتر،

مهندسی برق گرایش الکترونیک دیجیتال ۹۶-۹۲

معدل کل دروس ۱۹/۳۱

رتبه اول آزمون جامع در دانشکده مهندسی برق و کامپیوتر

دفاع رساله دکتری با نمره ۲۰ و درجه ممتاز

تحصیلات

کارشناسی ارشد: دانشگاه شهید بهشتی تهران، دانشکده برق و کامپیوتر،

مهندسی برق گرایش الکترونیک دیجیتال ۹۲-۹۰

دانشجوی ممتاز با معدل کل: ۱۸/۰۶, دفاع پایاننامه با نمره ۲۰

کارشناسی:

دانشکده مهندسی برق و کامپیوتر

گرایش الکترونیک،

دانشجوی ممتاز با معدل کل: ۱۸/۰۳

سایر تحصیلات:

❖ فارغ التحصیل حوزه علوم اسلامی دانشگاهیان مرکز دانشگاه شهید بهشتی تهران

❖ کارشناسی فقه و حقوق اسلامی دانشگاه ارومیه

افتخارات

- ❖ برگزیده بنیاد ملی نخبگان به عنوان مستعد برتر و دریافت جایزه
- ❖ کسب عنوان اختراع برتر جشنواره حرکت
- ❖ طراحی مدار تغییر دهنده سطح ولتاژ دیجیتال زیرآستانه مورد استفاده در ثبت اختراع جهانی
- ❖ دارای چندین طرح علمی مورد حمایت ستاد ویژه نانو
- ❖ داور چندین مجله علمی بین المللی از جمله مجلات سطح یک بین المللی

- 1) [IEEE Transactions on Device and Materials Reliability](#)
- 2) [Circuits, Systems, and Signal Processing](#)
- 3) [AUT Journal of Electrical Engineering](#)

- ❖ برگزیده جایزه استاد بزرگوار شهید دکتر مجید شهریاری در دانشگاه بهشتی
- ❖ منتخب اول مردم در پنجمین دوره انتخابات شورای اسلامی شهر خوی
- ❖ کسب عنوان شورای شهر برتر استان
- ❖ کسب رتبه در مسابقات سراسری دانشگاهی سیره پیامبراکرم (ص)

- ❖ مدار حافظه لچ توان پایین با تحمل خرابی و قابلیت اطمینان بالا در فناوری نانو شناسه اختراع: ۶۰۹۶
- ❖ طرح مستخرج از رساله اینجانب، مورد استفاده در ثبت اختراع جهانی

ثبت اختراع

تدریس دانشگاه شهید بهشتی

| | | |
|---|---|------|
| طراحی مدارهای FPGA/ASIC | - | (۱) |
| تشخیص و تحمل خطا و طراحی سیستمهای مطمئن | - | (۲) |
| طراحی مدارهای VLSI | - | (۳) |
| الکترونیک دیجیتال پیشرفته | - | (۴) |
| طراحی مدارهای الکترونیکی | - | (۵) |
| طراحی توان پایین | - | (۶) |
| اصول مهندسی برق | - | (۷) |
| سمینار | - | (۸) |
| آزمایشگاه الکترونیک دیجیتال | - | (۹) |
| آزمایشگاه مدارهای الکترونیکی | - | (۱۰) |
| الکترونیک ۳ | - | (۱۱) |
| مدارهای واسط | - | (۱۲) |

تدریس دانشگاه صنعتی امیرکبیر

| | |
|---------------------------------------|------|
| طراحی مدارهای الکترونیکی و الکترونیکی | (۱۳) |
|---------------------------------------|------|

تدریس دانشگاهی
از سال ۹۳ تاکنون

فعالیت های

شاخص

علمی / پژوهشی /

فرهنگی / اجرایی

- ❖ عضو هیات علمی وزارت علوم، سازمان پژوهشهای علمی و صنعتی ایران
- ❖ دکترای تخصصی مهندسی برق الکترونیک دیجیتال
- ❖ برگزیده بنیاد ملی نخبگان در سال ۹۵-۹۶
- ❖ کسب عنوان اختراع برتر در جشنواره حرکت دانشگاه شهید بهشتی
- ❖ طرح علمی مورد استفاده در ثبت اختراع جهانی
- ❖ داور چندین مجله معتبر بین المللی
- ❖ عضو انجمن صنعت میکروالکترونیک ایران
- ❖ مقاله و طرح علمی تایید شده ستاد نانو ریاست جمهوری ایران
- ❖ عضو شاخه انجمن مهندسين برق و الکترونیک ایران (IEEE)
- ❖ داوری مقالات کنفرانس مهندسی برق و کنفرانس کامپیوتر ایران
- ❖ ارائه مقالات علمی در کنفرانسهای معتبر مرتبط داخلی و بین المللی
- ❖ پروژه طراحی و پیاده سازی فیلتر دیجیتال با FPGA
- ❖ طرح ساخت بلوک حافظه SRAM در فناوری ۹۰ نانومتر
- ❖ طراحی و پیاده سازی ضرب کننده مورد استفاده در پردازنده توان پایین
- ❖ ماینیتورینگ از راه دور و طرح مدارهای با امپدانس الکتريکی
- ❖ عضو شورای مرکزی انجمن علمی فرهنگی برق و مسئول آموزشی آن در دانشگاه شهید بهشتی تهران در سال ۹۵
- ❖ کسب عنوان معرفت جوی برتر در حوزه علوم اسلامی دانشجویان
- ❖ عضو هسته مرکزی انجمن آموزش شهروندی با همکاری شهرداری تهران
- ❖ عضو سازمان نظام مهندسی ساختمان استان تهران
- ❖ کارآموز شرکت پتروشیمی تبریز و نیروگاه تولیدی
- ❖ عضو و رئیس شورای اسلامی شهر خوی (منتخب اول مردم در پنجمین دوره)
- ❖ ایجاد اولین اتاق فکر و ایده یابی و کمیسیون پژوهش و مطالعات و سیاستگذاری شورای اسلامی شهر
- ❖ عضو کمیسیون ماده ۱۰۰، سازمان حمل و نقل، سیما و منظر شهرداری در دوره پنجم
- ❖ فعالیت و عضویت در کمیسیون فرهنگی اجتماعی، ورزشی شورای اسلامی شهر در دوره پنجم
- ❖ عضو شورای فرهنگ عمومی شهرستان خوی از سال ۱۳۹۷ تا ۱۴۰۰
- ❖ مسیر گشایی و ایجاد کمربندی شهید سردار سلیمانی رینگ شهر و توافقات مهم خواسته مردم
- ❖ احداث تقاطع غیر همسطح در مسیر جاده خوی به مرز رازی ایران-ترکیه
- ❖ جذب سرمایه گذاری پروژه درمانی اداری خدماتی و گردشگری با بودجه بالغ بر ۶۰۰ میلیارد تومان
- ❖ تدوین اولین سند توسعه راهبردی گردشگری استان در شهرستان خوی با مشارکت پژوهشگاه میراث فرهنگی

سیستم جامع دانشگاهی
 شماره گزارش: 740
 دانشکده استاد : مهندسی برق
 گروه آموزشی استاد : مهندسی برق

دانشگاه شهید بهشتی
 خلاصه نتایج ارزشیابی اساتید در ترم
 2-392
 میانگین معدل دانشگاه : 18.54

زمان: 1395/07/12 - 11:16
 صفحه : 1 از 1

| ردیف | شماره استاد | نام استاد | میانگین | | | استاد در گروه آموزشی | | استاد در دانشکده | | استاد در دانشگاه | | تعداد پاسخ دهنده |
|------|-------------|-----------|---------|-------|---------|----------------------|----|------------------|----|------------------|------|------------------|
| | | | استاد | گروه | دانشکده | رتبه | از | رتبه | از | رتبه | از | |
| 1 | 392412 | مقدم مجید | 19.07 | 18.06 | 18.03 | 8 | 64 | 12 | 88 | 406 | 1255 | 2 |

سیستم جامع دانشگاهی
 شماره گزارش: 740
 دانشکده استاد : مهندسی برق
 گروه آموزشی استاد : مهندسی برق

دانشگاه شهید بهشتی
 خلاصه نتایج ارزشیابی اساتید در ترم
 1-393
 میانگین معدل دانشگاه : 18.65

زمان: 1395/07/12 - 11:15
 صفحه : 1 از 1

| ردیف | شماره استاد | نام استاد | میانگین | | | استاد در گروه آموزشی | | استاد در دانشکده | | استاد در دانشگاه | | تعداد پاسخ دهنده |
|------|-------------|-----------|---------|-------|---------|----------------------|----|------------------|----|------------------|------|------------------|
| | | | استاد | گروه | دانشکده | رتبه | از | رتبه | از | رتبه | از | |
| 1 | 392412 | مقدم مجید | 19.26 | 18.34 | 18.26 | 10 | 70 | 10 | 95 | 366 | 1304 | 3 |

سیستم جامع دانشگاهی
 شماره گزارش: 740
 دانشکده استاد : مهندسی برق
 گروه آموزشی استاد : مهندسی برق

دانشگاه شهید بهشتی
 خلاصه نتایج ارزشیابی اساتید در ترم
 1-394
 میانگین معدل دانشگاه : 18.54

زمان: 1395/07/12 - 11:10
 صفحه : 1 از 1

| ردیف | شماره استاد | نام استاد | میانگین | | | استاد در گروه آموزشی | | استاد در دانشکده | | استاد در دانشگاه | | تعداد پاسخ دهنده |
|------|-------------|-----------|---------|-------|---------|----------------------|----|------------------|----|------------------|------|------------------|
| | | | استاد | گروه | دانشکده | رتبه | از | رتبه | از | رتبه | از | |
| 1 | 392412 | مقدم مجید | 19.48 | 18.58 | 18.52 | 4 | 68 | 5 | 90 | 223 | 1238 | 1 |

سیستم جامع دانشگاهی
 شماره گزارش: 740
 دانشکده استاد : مهندسی برق
 گروه آموزشی استاد : مهندسی برق

دانشگاه شهید بهشتی
 خلاصه نتایج ارزشیابی اساتید در ترم
 2-394
 میانگین معدل دانشگاه : 18.41

زمان: 1395/07/12 - 11:09
 صفحه : 1 از 1

| ردیف | شماره استاد | نام استاد | میانگین | | | استاد در گروه آموزشی | | استاد در دانشکده | | استاد در دانشگاه | | تعداد پاسخ دهنده |
|------|-------------|-----------|---------|-------|---------|----------------------|----|------------------|----|------------------|------|------------------|
| | | | استاد | گروه | دانشکده | رتبه | از | رتبه | از | رتبه | از | |
| 1 | 392412 | مقدم مجید | 19.02 | 18.39 | 18.31 | 13 | 63 | 17 | 87 | 512 | 1246 | 2 |

سیستم جامع دانشگاهی
 شماره گزارش: 740
 دانشکده استاد : مهندسی برق
 گروه آموزشی استاد : مهندسی برق

دانشگاه شهید بهشتی
 خلاصه نتایج ارزشیابی اساتید در ترم
 1-395
 میانگین معدل دانشگاه : 17.31

زمان: 1395/12/17 - 14:39
 صفحه : 1 از 1

| ردیف | شماره استاد | نام استاد | میانگین | | | استاد در گروه آموزشی | | استاد در دانشکده | | استاد در دانشگاه | | تعداد پاسخ دهنده |
|------|-------------|-----------|---------|-------|---------|----------------------|----|------------------|----|------------------|------|------------------|
| | | | استاد | گروه | دانشکده | رتبه | از | رتبه | از | رتبه | از | |
| 1 | 392412 | مقدم مجید | 18.67 | 16.37 | 17.06 | 2 | 20 | 4 | 93 | 247 | 1375 | 3 |

نمونه ارزشیابی
 دانشجویان از
 نحوه تدریس
 دروس تخصصی



دانشگاه شهید بهشتی

تاریخ: ۱۳۹۸/۰۴/۱۷
شماره: ۸۰۵۰۶۰۱۰۲۷
پیوست:

تهران: ۸۳۹۶۹۴۱۱
تلفن: ۲۹۹۰۱
گواهی می شود

جناب آقای مجید مقدم فرزند: اسمعیل دارای شناسنامه شماره: ۳۷۹۰۰۳۷۴۶۹
صادره از: خوی متولد سال: ۱۳۶۸ از مدرسین مدعو گروه مهندسی برق از نیمسال
دوم ۱۳۹۷-۹۸ تا پایان نیمسال دوم ۱۳۹۷-۹۸ به شرح زیر با این دانشگاه همکاری
داشته اند.

| ردیف | نیمسال تحصیلی | نام درس | مقطع درس | تعداد واحد | تعداد گروه |
|------|---------------|---------------------------|---------------|------------|------------|
| ۱ | ۳۹۷۲ | الکترونیک دیجیتال پیشرفته | کارشناسی ارشد | ۳ | ۱ |
| ۲ | ۳۹۷۲ | مدارهای ASIC/FPGA | کارشناسی ارشد | ۳ | ۱ |
| ۳ | ۳۹۷۲ | تشخیص و تحمل خرابی | کارشناسی ارشد | ۳ | ۱ |

معاون آموزشی دانشکده/پژوهشکده





CERTIFICATE OF REVIEWER RECOGNITION

This is to certify that

Majid Moghaddam

has completed the following article review:

Dual-Modular-Redundancy and Dual-Level Error-Interception based Triple-Node-Upset Tolerant Latch Designs for Safety-Critical Applications (April 2020)

For publication in
IEEE Access



Jenny Mahoney, PhD.
Managing Editor, IEEE Access

نمونه داوری در
مجله سطح یک
IEEE

in:inbox Majid Moghaddam

Briefcase Preferences

Forward Delete Spam Actions Read More

Inderscience Publishers experts' information verification

From: news submissions

To: m moghaddam

پست الکترونیکی دانشگاه شهید بهشتی

in:inbox Majid Moghaddam

Invitation of Paper Submissions and Editorial Board Members or Reviewers

American Journal of Physics and Applications

Dear Moghaddam, M:

Greetings!

Your article titled Design and Evaluation of an Efficient Schmitt Trigger Based Hardened Latch in CHVTET Technology which has been published in IEEE TRANSACTIONS ON DEVICE AND MATERIALS RELIABILITY has left a deep impression on us.

It has attracted attention from researchers and scholars specializing in Hardened latch, reliability, nanoelectronic, Schmitt trigger, energy efficiency.

Invitation of Becoming the Editorial Member/Reviewer

On behalf of the Editorial Board of the journal, we sincerely invite you to join us as the editorial board member/member of American Journal of Physics and Applications. You have fully devoted yourself to the research and made great achievements. For this reason, we really hope you can be a part of our team. We believe that your position on the editorial board member or reviewer will show a high on your research in related fields.

Below is the abstract of your research which has left us a deep impression:

Title: Design and Evaluation of an Efficient Schmitt Trigger Based Hardened Latch in CHVTET Technology

Abstract: This paper presents a Schmitt trigger (ST) buffer using carbon nanotube FET (CNTFET) for reliable low-power applications. Nanoscale circuits are more susceptible to transient faults or soft errors due to the reduction of the stored charge in their nanoscale nodes. However, low-voltage and low-power circuit design is a significant challenge, especially in the nanoscale storage cells. In addition, the proposed ST is utilized for designing a low-power hardened latch. In the proposed design, instead of up-sizing and increasing the total capacitance, the determined hysteretic mechanism of the proposed ST buffer is utilized to suppress the single-event upset hardness. The simulations are conducted based on the Stanford CHVTET model at 16-nm technology node. According to the results, the proposed ST has an average 80% lower power-delay product and higher robustness to PVT variations as compared to its most efficient CNTFET-based counterparts. Moreover, the simulations confirm the considerable tolerance of the proposed hardened latch to the multiple node upset as compared to the state-of-the-art designs. The proposed hardened latch has an average 60% higher critical charge, which considerably enhances its reliability and on average 16% smaller area as compared to its counterparts.

Please let me know if you have any question.

Thanks and regards,

Jessie Wright
Editorial Assistant of American Journal of Physics and Applications

Dear Majid Moghaddam,

It is my pleasure to invite you to participate in the peer review process of papers submitted for the International Journal of Circuits and Architecture Design published by Inderscience Publishers (www.inderscience.com).

You have been recommended to us and we are verifying the information provided. The valued contribution of reviewers is greatly appreciated and recognised by Inderscience Publishers and have an impact on the quality of papers published in the International Journal of Circuits and Architecture Design.

Yours sincerely,

Online Submissions Manager
Inderscience Publishers
news submissions@inderscience.com



US009515660B1

(12) **United States Patent**
Samson et al.

(10) **Patent No.:** US 9,515,660 B1
(45) **Date of Patent:** Dec. 6, 2016

(54) **SINGLE-ENDED CONTENTION-FREE WIDE OPERATING RANGE LEVEL VOLTAGE SHIFTER WITH BUILT-IN VOLTAGE BOOSTING AND DOWN-STEPPING ASSISTING CIRCUITRY**

(71) Applicant: **QUALCOMM Incorporated**, San Diego, CA (US)

(72) Inventors: **Giby Samson**, San Diego, CA (US); **Yu Pu**, San Diego, CA (US); **Kendrick Hoy Leong Yuen**, San Diego, CA (US)

(73) Assignee: **QUALCOMM Incorporated**, San Diego, CA (US)

(*) Notice: Subject to any disclaimer, the term of this patent is extended or adjusted under 35 U.S.C. 154(b) by 0 days.

(21) Appl. No.: **14/843,992**

(22) Filed: **Sep. 2, 2015**

(51) **Int. Cl.**
H03K 19/0185 (2006.01)
H03K 17/687 (2006.01)

(52) **U.S. Cl.**
CPC .. **H03K 19/018507** (2013.01); **H03K 17/6871** (2013.01)

(58) **Field of Classification Search**
CPC H03K 19/0175; H03K 19/017509; H03K 19/0185; H03K 19/018507; H03K 19/018521
USPC 326/62, 63, 68, 80, 81; 327/333
See application file for complete search history.

(56) **References Cited**

U.S. PATENT DOCUMENTS

| | | | | | |
|-------------------|---------|-----------------|-------|----------------|---------|
| 5,241,502 A * | 8/1993 | Lee | | G11C 5/145 | 326/88 |
| 5,786,711 A * | 7/1998 | Choi | | H03K 19/0016 | 326/17 |
| 6,853,234 B2 | 2/2005 | Bucossi | | | |
| 7,183,832 B1 | 2/2007 | Voo | | | |
| 7,230,469 B2 | 6/2007 | Benzer et al. | | | |
| 7,449,918 B2 | 11/2008 | Yamahira et al. | | | |
| 7,468,615 B1 | 12/2008 | Tan et al. | | | |
| 7,671,657 B1 | 3/2010 | Chen et al. | | | |
| 7,750,718 B2 | 7/2010 | Kim | | | |
| 8,629,707 B1 | 1/2014 | Sanchez et al. | | | |
| 2007/0170465 A1 * | 7/2007 | Kwon | | H03K 19/018528 | 257/197 |

OTHER PUBLICATIONS

Moghaddam M., et al., "A Low-Voltage Single-Supply Level Converter for Sub-V_{TH} /Super-V_{TH} Operation: 0.3V to 1.2V", International Journal of Computer Applications, May 2013, vol. 69, No. 2, pp. 14-18.

Nooters S.N., et al., "An Energy-Efficient Subthreshold Level Converter in 130-nm CMOS", IEEE Transactions on Circuits and Systems-II: Express Briefs, Apr. 2010, vol. 57, No. 4, pp. 290-294.

(Continued)

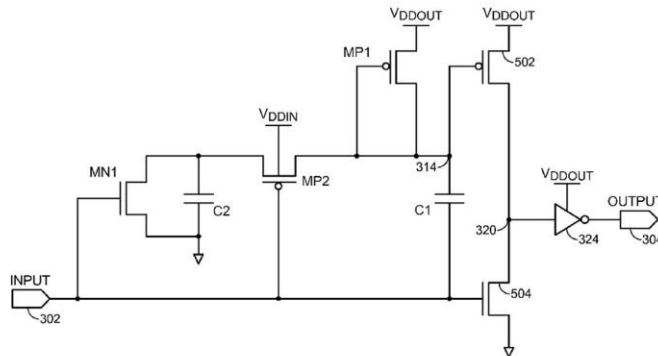
Primary Examiner — William Hernandez

(74) Attorney, Agent, or Firm — Muncy, Geissler, Olds & Lowe, P.C.

(57) **ABSTRACT**

A voltage level shifter to provide an output logic signal in response to an input logic signal, where the input logic signal is in a first voltage domain and the output logic signal is in a second voltage domain. In one embodiment, a voltage boost module provides a boosted voltage in response to the input logic signal going HIGH, where the boosted voltage is sufficient to turn OFF a pull-up transistor operating in the second voltage domain. Contention among pull-down and pull-up transistors may be avoided.

25 Claims, 10 Drawing Sheets



ثبت اختراع
جهانی مستخرج
از طرح پایان نامه
اینجناب

شماره: ۱۵۳۹۳
تاریخ: ۱۱/۲۵
پوست:



جمهوری اسلامی ایران
ریاست جمهوری



بنیاد ملی نخبگان
بنیاد نخبگان استان تهران

به نام خدا

گواهی بهره‌مندی از جایزه‌های تحصیلی بنیاد ملی نخبگان

گواهی می‌شود آقای مجید مقدم با کد ملی ۲۷۹۰۰۳۷۴۶۹ در سال تحصیلی ۹۵-۹۶ بر اساس آیین نامه «اعطای جایزه‌های تحصیلی به دانشجویان صاحب استعداد برتر» مصوب بنیاد ملی نخبگان، به عنوان دانشجوی مشمول در دوره دکتری تخصصی از دانشگاه شهید بهشتی انتخاب شده و به مدت یک سال از تسهیلات آیین‌نامه مذکور بهره‌مند می‌باشند. شایان ذکر است با توجه به آنکه در بنیاد ملی نخبگان موضوع عضویت وجود ندارد تسهیلات مندرج در آیین نامه مذکور صرفاً به دلیل احراز شرایط مربوط، به ایشان اعطا می‌گردد.

یدا... اردو خانی

رئیس بنیاد نخبگان استان تهران

برگزیده
بنیاد نخبگان

[1] **Majid Moghaddam**, Mohammad Hossein Moaiyeri and Mohammad Eshghi., *Design and Evaluation of an Efficient Schmitt Trigger-based Hardened Latch in CNTFET Technology*, **IEEE Transactions on Device and Materials Reliability Vol. 17, No. 1, 2017.**

[2] **Majid Moghaddam**, Somayyeh Timarchi, *Mohammad Hossein Moaiyeri* and Mohammad Eshghi., “An Ultra-Low Power 9T SRAM Based on Dynamic Threshold voltage Techniques”. **Circuits, Systems, and Signal Processing, Springer, Vol. 35, No. 5, pp. 1437-1455, 2016.**

[3] Mohammad Hossein Moaiyeri, Hamed Akbari, **Majid Moghaddam**, *An Ultra-Low-Power and Robust Ternary Static Random Access Memory Cell Based on Carbon Nanotube FETs*. **Journal of Nanoelectronics and Optoelectronics, Vol. 13, pp. 617-627, 2018.**

[4] **Majid Moghaddam**, Mohammad Hossein Moaiyeri and Mohammad Eshghi., “FinFET Based Level Converter for Multi-VDD System Design”. **CSI Journal on Computer Science and Engineering (JCSE), 2016.**

[5] **Majid Moghaddam**, Mohammad Hossein Moaiyeri and Mohammad Eshghi., “A Low-Power Multiplier Using an Efficient Single-Supply Voltage Level Converter”, **Journal of Circuits, Systems and Computers, 2015.**

[6] **Majid Moghaddam**, Mohammad Eshghi, Mohammad Hossein Moaiyeri, “A Low-Voltage Single Supply Level Converter for Sub-V_{TH}/Super-V_{TH} Operation: 0.3V to 1.2V”. **International journal of computer applications (IJCA), Vol. 69, No.2, May 2013.**

[7] **Majid Moghaddam**, Mohammad Hossein Moaiyeri, Ali Jalali and Mohammad Eshghi, “Low-Voltage Multi-V_{TH} Single-Supply Level Converters Based on CNTFETs,” *The 22nd Iranian Conference on Electrical Engineering (ICEE 2014), Tehran, Iran, 2014.*

نمونه ای از مقالات
و طرح‌های علمی
مهم
در مجلات معتبر
بین‌المللی

[8] **Majid Moghaddam**, Mohammad Hossein Moaiyeri, and Seyed Ebrahim Afjei, “Islanding Detection of Solar Power Plants by Considering the Dynamics of PV and MPPT” The 5th conference on **thermal power plants Tehran, Iran, 2014.**

[9] **Majid Moghaddam**, Mohammad Hossein Moaiyeri, and Mohammad Eshghi, “Ultra low-power 7T SRAM cell design based on CMOS,” *The 23rd Iranian Conference on Electrical Engineering (ICEE 2015), Tehran, Iran, 2015.*

[10] **Majid Moghaddam**, Mohammad Hossein Moaiyeri and Mohammad Eshghi., “A Low-Voltage Level Shifter Based on Double-Gate MOSFET”. The 18th CSI International Symposium on Computer Architecture & Digital Systems (CADS), **2015.**

[11] Mohammad Hossein Moaiyeri, Behzad Alidoosti, **Majid Moghaddam**, “A low-power voltage level converter for energy-efficient nanoelectronic circuits”, **International Journal of Circuits and Architecture Design, 2015.**

[12] Sina Sayyah, Mohammad Hossein Moaiyeri, **Majid Moghaddam**, Shahin Hesabi, A Novel 7T Single-Ended Robust SRAM for Low Power Application. **International Journal of Electronics and Communications, vol.99, pp. 361–368, 2019.**

[13] **Majid Moghaddam**, Mohammad Hossein Moaiyeri and Mohammad Eshghi., Dual- V_{DD} System Design with Energy Efficient near-Threshold Voltage Level Converter, **Int. J. Nanosci. Nanotechnol., Vol. 18, No. 1, pp. 55-64, March 2022.**

[14] ارائه ی یک سلول حافظه با دسترسی تصادفی ایستای توان پایین، محسن محمدی، مجید مقدم، محمد عشقی، چهارمین کنفرانس ملی و دومین کنفرانس بین المللی پژوهش های کاربردی در مهندسی برق، مکانیک و مکاترونیک – ۱۳۹۵.

زبان خارجی

- ✓ انگلیسی (عالی)
- ✓ عربی (متوسط)
- ✓ ترکی استانبولی (عالی)

سایر طرح های پژوهشی در حال مذاکره و اخذ

| ردیف | عنوان طرح | میزان اعتبار (میلیون ریال) | نام مجری | کارفرما | وضعیت فعلی |
|------|--|----------------------------|-----------|------------------------|----------------|
| ۱ | سند راهبردی جامع توسعه و ایجاد فرودگاه سبز در کشور | 5000 | مجید مقدم | شرکت فرودگاه ها | تایید و تصویب |
| ۲ | طراحی و ساخت گلوله هوشمند قابل ردیابی با تفنگ مربوطه | 18000 | مجید مقدم | نیروی انتظامی تهران | ارسال پروپوزال |
| ۳ | ارزیابی روند ارتقاء تکنولوژی سیستمهای فرمان برقی در خودروهای تجاری | 300 | مجید مقدم | ایران خودرو | در حال بررسی |
| ۴ | بهترین و ارزاترین روش قرائت از راه دور کنتورهای مشترکین | 1910 | مجید مقدم | شرکت آب و فاضلاب تهران | ارسال پروپوزال |


کسب عنوان اختراع برتر

معاونت فرهنگی و اجتماعی
دانشگاه
بهبشتی

پنجمین جشنواره داخلی حرکت
شماره: ۱/۵۹۰/۱۹
تاریخ: ۱۳۹۶/۲/۱۸

نام آقای (ع):

علم و دانش بهترین پایه و برای انتقال به دیگران است، ادب زیباترین مکی بااست و کفر و اندیشه آید صاف و ترمین کننده اعمال و برنگرد بااست.
(سند رک الوصائل، ج ۱۱، ص ۱۸۴، ح ۴)



جناب آقای مجید مقدم
عضو محترم شورای مرکزی انجمن علمی مهندسی برق

ایک که فضل خداوند ستان و پیشکار تحسین بر اکتیز و بست سرگ دانشجویان صنوا انجمن های علمی دانشجویی، هشتمین دوره جشنواره داخلی حرکت برگزار گردیده است؛ تلاش و توانمندی های متعهدانهی جنابعالی سوابق در ششانی را رقم زده است که بر خود لازم می دانیم سیمین ترین پاس و تقدیر خود را به پاس کسب عنوان اختراع برگزیده ابراز نماییم. موفقیت روز افزون جنابعالی را در لباس خدمت به ملت سرفراز ایران اسلامی در عرصه های علم و فناوری در راستای تحقق آرمان مقدس حرچه سگوفه تر نمودن تمدن نوین اسلامی - ایرانی از ذوات لایزال الهی مسکت دارم.

منصور میراجوی چاروند
معاون فرهنگی و اجتماعی



گواهی ارائه
مقاله در کنفرانس
بین المللی

CADS

2015 18th CSI International Symposium on Computer Architecture and Digital Systems (CADS)

A Low-Voltage Level Shifter Based on Double-Gate MOSFET

Majid Moghaddam
Department of Electrical Engineering,
Shahid Beheshti University, GC,
Tehran, Iran, 193955746
M_moghaddam@sbu.ac.ir

Mohammad Hossein Moaiyeri
Department of Electrical Engineering,
Shahid Beheshti University, GC,
Tehran, Iran, 193955746
H_moaiyeri@sbu.ac.ir

Mohammad Eshghi
Department of Electrical Engineering,
Shahid Beheshti University, GC,
Tehran, Iran, 193955746
M-eshghi@sbu.ac.ir

Abstract— Energy consumption is a major concern in nanoscale integrated circuits. Aggressive low-power design to maximize the battery life is a significant challenge. Multi- V_{DD} design is an effective approach for decreasing the power consumption especially in battery-powered digital VLSI designs. Hence, in these designs, voltage level shifters (LSs) as an interface between these different voltage islands are required. This paper presents a new single-supply level shifter (SSLS) based on independent double-gate (IDG) SOI MOSFET. In the proposed technique, the back gate of transistors is utilized for tuning the threshold voltage (V_t) of transistors in order to convert low-voltage input signals and decrease static power consumption. Simulation results conducted based on Berkeley Independent Multi-Gate model at 32nm technology node demonstrate a qualified performance of the proposed multi- V_t design compared to the other common and most efficient LS circuits.

Keywords— Energy Efficient, Single-Supply Level Shifter, Independent back-gate voltage, Multi-threshold voltage.

I. INTRODUCTION

Operating digital circuits at ultra-low voltage (ULV), near the threshold voltage leads to considerably lower power consumption. Nowadays, power minimization is becoming very significant especially in the portable electronic devices (PED). Some specific applications such as distributed control systems (DCS), micro-sensor nodes, radio frequency identification (RFID) and implantable medical devices demand long battery lifetimes. The limited lifetime of the battery strongly depends on the average power consumed by the system [1, 2].

Utilizing lower supply voltage (V_{DD}) results in decreasing the dynamic power quadratically. In order to decrease the power consumption without degrading the required performance of an integrated circuit an attractive technique is multiple supply voltages (multi- V_{DD}) design. In these designs, for each different block based on required performance, a suitable supply voltage is adopted [3, 4].

When an input signal at logic '1' state is sent from the low voltage circuit to high voltage circuit, the p-type transistors in the pull-up network of the high voltage circuit isn't turned OFF

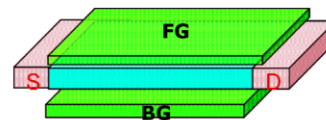


Fig. 1. Planar double-gate SOI MOSFET

completely and consequently the static current is increased. However, in multi- V_{DD} circuits, in order to avoid enormous static current, voltage level shifters (LSs) as an interface between these circuits are required. In addition, at some circuits that work with ultra-low supply voltage, require LSs for sending signals to I/O circuits. Hence, designing most efficient low power and high performance LS is an effective challenge in these designs [3].

There are two general types of voltage level shifters called single supply level shifter (SSLS) and dual supply voltage level shifter (DSLS). The advantages of SSLS over DSLS are lower overall cost of the system, less complexity and crowding in supply-voltage routing [3- 5].

By scaling down the feature size of complementary metal oxide semiconductor (CMOS) technology, due to high lateral electrical field, the short channel effects (SCEs) become more critical, as the supply voltage can't be scaled according to the channel length scaling. Significant problems such as high power density, high leakage currents and enormous parametric variations limit the scaling down of the CMOS technology for high-density, high-performance and low-power digital VLSI design. In order to alleviate these limitations and challenges, some beyond-CMOS nanodevices such as CNFET (carbon nanotube FET) devices, single electron technology (SET), quantum-dot cellular automata (QCA), FINFET and Multi-Gate FET have been introduced as alternatives for conventional bulk-CMOS technology in the near future [6-8].

- HSPICE, PSPICE ✓
- CADENCE ✓
- Post Layout Simulation ✓
- Design Compiler ✓
- Electric for (CNTFET) ✓
- Matlab ✓
- Proteuse ✓
- طراحی بردها و مدارهای واسط ارتباطی (مبدلها) برای کاربردهای با انرژی مصرفی پایین و با قابلیت اطمینان بالا ، حافظه های غیرفرار در پردازنده ها ✓
- آشنایی با PLC، میکروکنترلرها، برنامه های منطقی و عملکرد سنسورها و ادوات ✓
- کالیبراسیون تجهیزات و ابزارهای اندازه گیری الکترونیکی و مکانیکی، ابزار دقیق ✓
- زبان سخت افزاری VHDL، نرم افزارهای سنتز و شبیه سازی VHDL ✓
- FPGA (Quartus:ISE, Modelsim) ✓

مهارت های
نرم افزاری و سخت
افزاری مرتبط